

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-233803

(43)公開日 平成11年(1999) 8月27日

(51)Int.Cl.⁸

識別記号

F I

H 0 1 L 31/04
21/205

H 0 1 L 31/04
21/205
31/04

B

V

審査請求 未請求 請求項の数12 O L (全 10 頁)

(21)出願番号

特願平10-34660

(22)出願日

平成10年(1998) 2月17日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 西尾 豊

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

(72)発明者 佐野 政史

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

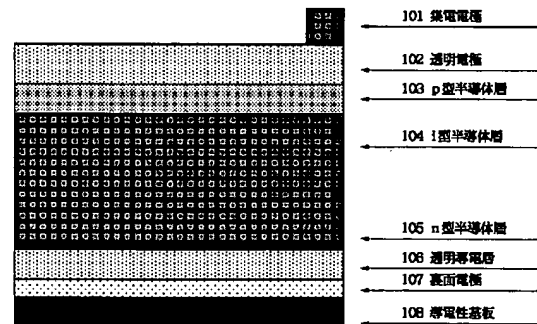
(74)代理人 弁理士 丸島 儀一

(54)【発明の名称】 光起電力素子及びその製造方法

(57)【要約】

【課題】 短絡光電流、開放電圧を改善しながら、光劣化を小さくして、光起電力素子の変換効率を向上するとともに、その生産性の向上する。

【解決手段】 微結晶シリコンをi型半導体層とするp i n構造の光起電力素子において、結晶化率と水素含有量を層厚方向に変化させる。



光起電力素子の構成

【特許請求の範囲】

【請求項1】 p型半導体層とi型半導体層とn型半導体層とが積層されたpin構造の半導体層を有し、i型半導体層が非単結晶シリコンからなる光起電力素子において、

該i型半導体層内の非単結晶シリコンの結晶化率と水素含有量とが、層厚方向に変化していることを特徴とする光起電力素子。

【請求項2】 前記i型半導体層が微結晶シリコンからなることを特徴とする請求項1に記載の光起電力素子。

【請求項3】 前記i型半導体層がGe或いはCを含有することを特徴とする請求項1に記載の光起電力素子。

【請求項4】 前記第p型半導体層或いはn型半導体層と、i型半導体層の間にアモルファス層を有することを特徴とする請求項1に記載の光起電力素子。

【請求項5】 前記i型半導体層が $\mu\text{c-SiGe}$ からなり、該i型半導体層内のGe量が堆積膜厚が増えるに従い徐々に減少することを特徴とする請求項1に記載の光起電力素子。

【請求項6】 前記微結晶シリコン層が $\mu\text{c-SiGe}$ からなり、該i型半導体層内のGe量が堆積膜厚が増えるに従い徐々に増加することを特徴とする請求項1に記載の光起電力素子。

【請求項7】 前記微結晶シリコン層が $\mu\text{c-SiC}$ からなり、該i型半導体層内のGe量が堆積膜厚が増えるに従い徐々に減少することを特徴とする請求項1に記載の光起電力素子。

【請求項8】 前記第p型半導体層あるいは、前記第n型半導体層のドーパ量が層内で変化していることを特徴とする請求項1に記載の光起電力素子。

【請求項9】 前記i型半導体層がフッ素を0.1at om%から40at om%含有していることを特徴とする請求項1に記載の光起電力素子。

【請求項10】 前記i型半導体層の内部の結晶の配向性が層の深さ方向で変化していることを特徴とする請求項1に記載の光起電力素子。

【請求項11】 前記i型半導体層の結晶粒が球状になっていることを特徴とする請求項1に記載の光起電力素子。

【請求項12】 p型半導体層とi型半導体層とn型半導体層とが積層されたpin構造の半導体層を有し、i型半導体層が非単結晶シリコンからなる光起電力素子の製造方法において、

前記非単結晶シリコン層の堆積の際に、原料ガス流量の増減を繰り返すことを特徴とする光起電力素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、非晶質シリコン、微結晶シリコン、多結晶シリコン等の非単結晶シリコン

を有するpin型の光起電力素子及びそれらの製造方法に関し、さらに詳しくは、主として微結晶シリコンを用いた光起電力素子の信頼性と変換効率の向上に関するものである。

【0002】

【従来の技術】近年、地球温暖化防止の対策として、二酸化炭素排出量削減が叫ばれている。そこで、二酸化炭素を排出しない太陽光発電が注目されている。従来、太陽電池には単結晶、多結晶を用いた系が用いられてきた。特に、単結晶シリコンでは変換効率が20%を超えるものも登場してきた。しかしながら、太陽電池が市場に普及するにつれて原料となるシリコンウェハの不足が問題になってきた。単結晶、多結晶の太陽電池材料には、IC用のシリコンウェハの残りが用いられてきたが、太陽電池の市場の立ち上がりに原料の供給が追いつかなくなってきたからである。そこで、結晶を用いない系として、非晶質シリコンを用いた太陽電池が提案されてきた。これらの半導体装置に使われる水素化非晶質シリコン、あるいは微結晶シリコンの堆積方法としては、シラン SiH_4 またはジシラン Si_2H_6 を成膜ガスとするRFプラズマCVD法やマイクロ波プラズマCVD法、あるいは水素ガス存在下でSiターゲットをArプラズマ中でスパッタする反応性スパッタリング法などが用いられてきた。実験的にはこの他にも光CVD法、E-CRCV法、水素原子存在下でのSiの真空蒸着法などがある。このような水素化非晶質シリコン、微結晶シリコンの作製法でもっとも普及しているのはプラズマCVD法である。この方法では、シラン SiH_4 、ジシラン Si_2H_6 を用い、必要に応じて水素ガスで希釈を行い、13.56MHzの高周波でプラズマを発生させ、プラズマにより成膜ガスを分解して反応性のある活性種をつくり、基板上に膜を堆積させる。また、成膜ガスに、ホスフィン(PH_3)、ジボラン(B_2H_6)、 BF_3 などのドーピングガスを混ぜれば、n型半導体、p型半導体が形成できる。

【0003】ところで、水素化非晶質シリコンでは、光劣化による特性の低下を覚悟せねばならず、低コストで高変換効率の太陽電池デバイスを形成することができなかった。また、アモルファスシリコン太陽電池の場合、光を照射すると変換効率が悪くなってしまう。光を照射すると、生成された光キャリアの再結合中心となるシリコンダングリングボンドが増加してしまう。そのため、太陽光の下に長く置くと太陽電池の変換効率が低下してしまう。このような背景の下、微結晶シリコンを近年太陽電池に用いようとの試みがなされている。

【0004】

【発明が解決しようとする課題】アモルファスシリコン太陽電池の場合は、シリコンダングリングボンドが形成される原因は明確になっていないが、アモルファスシリコン太陽電池を電力応用するためには、光劣化のない太

陽電池を形成することが望まれる。そこで、完全な非晶質でなく、非晶質のシリコンの中の一部が結晶相を形成する微結晶相を特徴とする微結晶シリコンの開発が行われている。微結晶では非晶質シリコンに比べ光安定性に優れるため有望視されているが、従来のままでは欠陥が多い。また、バンドギャップが結晶シリコン程度しかないため、開放端電圧が非晶質シリコンの場合に比べて小さく、変換効率の大きなものを得ることが困難である。例えば、スイスのNeuchatel大学のグループは、VHFプラズマCVD法で変換効率を4.6%まで向上させることに成功した。しかし、開放端電圧は0.39V程度しか得られていない。非晶質シリコンカーバイドp層の適用や、p/i界面層の導入によって開放端電圧は0.60~0.78V程度まで向上したものの曲線因子が大きく低下し、変換効率は結局低下する結果であった。微結晶シリコンでは、バンドギャップが1.1eV程度であり、アモルファスシリコンのバンドギャップ約1.7eVよりも小さい。そのため、太陽電池において、i層を二層以上組み合わせる作製するスタック型セルのボトムまたはミドル用のセルとして $\mu c-Si$ は期待されている。 $\mu c-Si$ は、結晶相と非晶質相の混合であるから、光が照射されたとき生成されたキャリアは、結晶相中を走行するときの移動度に比べ、非晶質相を走行するときの移動度が悪い。さらに、非晶質相では光の照射により欠陥が生成され光電特性が劣化する、いわゆる光劣化を生じ、キャリアの走行性を悪くしている。本発明は、積層構造光起電力素子の、実質的に真性な半導体層に、微結晶シリコンを適用し、短絡光電流、開放端電圧を改善しながら、光劣化を小さくして、光起電力素子の変換効率の向上、および生産性を高めることを目的とする。

【0005】

【課題を解決するための手段】本発明は、p型半導体層とi型半導体層とn型半導体層とが積層されたpin構造の半導体層を有し、i型半導体層が非単結晶シリコンからなる光起電力素子において、該i型半導体層内の非単結晶シリコンの結晶化率と水素含有量とが、層厚方向に変化していることを特徴とする光起電力素子を提供する。

【0006】その際、非単結晶シリコンとしては、微結晶シリコンが好ましい。また、i型半導体層が、Ge又はCを含有していることが好ましい。具体的には、 $\mu c-SiC$ 、 $\mu c-SiGe$ が好ましく用いられる。

【0007】また、本発明は、p型半導体層とi型半導体層とn型半導体層とが積層されたpin構造の半導体層を有し、i型半導体層が非単結晶シリコンからなる光起電力素子の製造方法において、前記非単結晶シリコン層の堆積の際に、原料ガス流量の増減を繰り返すことを特徴とする光起電力素子の製造方法を提供する。

【0008】

【発明の実施の形態】光劣化のない太陽電池を形成するために、本発明では非単結晶シリコンを太陽電池の真性層に用いている。中でも微結晶シリコンが本発明に好適に用いられる。微結晶シリコンとは、数百Å程度以上のシリコン結晶構造とアモルファスシリコン構造が合わさった形で存在する。結晶構造を有する部分でのキャリアの移動度は非常に大きく単結晶並であり、通常でもアモルファスシリコンに近い吸収係数を有する。しかし、作製条件によってはアモルファスシリコンを超える吸収係数を有する微結晶シリコンも提案でき、結晶シリコンよりはるかに薄い膜厚で、太陽光を吸収できる。その上、微結晶シリコンは、製造方法が、アモルファスに近く単結晶に比べるとはるかに簡易である。

【0009】以下、本発明に係る実施態様例を説明する。

【0010】（光起電力素子の構成）図1は、本発明の概念を詳しく説明するための、光起電力素子の断面図の一例である。ただし、本発明は図1の構成の光起電力素子に限られるものではない。図1において、108は基板、107は裏面電極、106は透明導電層、105はn型半導体層、104はi型半導体層、103はp型半導体層、102は透明電極である。101は発生した光電流を取り出す集電電極である。さらに、図1は基板108と逆側から光を入射する構成であるが、基板側から光を入射する構成の光起電力素子では、基板を除いて図1とは逆の順番に各層が積層されることもある。

【0011】以下、本発明の光起電力素子の各層について形成する順に詳しく説明する。

【0012】（導電性基板）本発明に用いられる導電性基板108は、たとえば、NiCr、ステンレス、Al、Cr、Mo、Au、Nb、Ta、V、Ti、Pt、Pbなどの金属またはこれらの合金からなるものである。また、導電性基板108の厚さは、製造上および取り扱い上における機械的強度などの点から、通常は10μm以上必要である。導電性基板の研磨処理としては、化学エッチングまたは切削加工により、鋭角を持ったジグザグ状に金属基板の表面を加工する。化学研磨法、電解研磨法、などの化学的表面加工法、およびダイヤモンド、カーボラダム、アラダダムなどの微粒子研磨剤を用いる機会的研磨法により、凹凸を制御しながら金属基板の表面を加工する方法があげられる。金属表面を研磨したあと、エッチングすることにより、多重凸面上の尖端をなくす。

【0013】（裏面電極層）本発明に用いられる裏面電極107は光入射方向に対し半導体層の裏面に配される電極である。裏面電極の材料としては、金、銀、銅、アルミニウム、ニッケル、鉄、クロム、モリブデン、タングステン、チタン、コバルト、タンタル、ニオブ、ジルコニウム等の金属またはステンレス等の合金が挙げられる。なかでもアルミニウム、銅、銀、金などの反射率の

高い金属が特に好ましい。反射率の高い金属を用いる場合には、裏面電極に半導体層で吸収しきれなかった光を再び半導体層に反射する光反射層の役割を兼ねさせる事ができる。

【0014】(透明導電層)透明導電層106は、主に以下のような目的で、裏面電極層107と半導体層の間に配置される。まず、光起電力素子の裏面での乱反射を向上させ、薄膜による多重干渉によって光を光起電力素子内に閉じ込めて、半導体層内の光路長を延ばし、光起電力素子の短絡電流(J_{sc})を増大させること。次に、裏面電極を兼ねる裏面金属反射層の金属が、半導体層に拡散するかあるいはマイグレーションを起こして、光起電力素子がシャントすることを防止すること。また、透明導電層に若干の抵抗値をもたせることで、半導体層を挟んで設けられた裏面電極層107と透明電極102との間に半導体層のピンホール等の欠陥で発生するショートを防止することである。

【0015】透明導電層106は半導体層の吸収可能な波長領域において高い透過率を有することと、適度の抵抗率が要求される。好ましくは、650nm以上の透過率が、80%以上、より好ましくは、85%以上、最適には90%以上であることが望ましい。

【0016】(半導体層)本発明に用いられる半導体層の材料としては、Si、C、Ge等のIV族元素を用いたもの、あるいはSiGe、SiC、SiSn等のIV族合金を用いたものが用いられる。

【0017】また、以上の半導体材料の中で、本発明の光起電力装置に特に好適に用いられる半導体材料としては、a-Si:H(水素化非晶質シリコンの略記)、a-Si:F、a-Si:H:F、a-SiGe:H、a-SiGe:F、a-SiGe:H:F、a-SiC:H、a-SiC:F、a-SiC:H:F等のIV族及びIV族合金系非単結晶半導体材料が挙げられる。

【0018】また、半導体層は価電子制御及び禁制帯幅制御を行うことができる。具体的には半導体層を形成する際に価電子制御剤又は禁制帯幅制御剤となる元素を含む原料化合物を単独で、又は前記堆積膜形成用原料ガス又は前記希釈ガスに混合して成膜空間内に導入してやれば良い。

【0019】また、半導体層は、価電子制御によって、少なくともその一部が、p型およびn型にドーピングされ、少なくとも一組のpin接合を形成する。そして、pin接合を複数積層することにより、いわゆるスタックセルの構成になる。

【0020】また、半導体層の形成方法としては、マイクロ波プラズマCVD法、RFプラズマCVD法、光CVD法、熱CVD法、MOCVD法などの各種CVD法によって、あるいはEB蒸着、MBE、イオンプレーティング、イオンビーム法等の各種蒸着法、スパッタ法、スプレー法、印刷法などによって、形成される。工業的

に採用されている方法としては、原料ガスをプラズマで分解し、基板状に堆積させるプラズマCVD法が好んで用いられる。また、反応装置としては、バッチ式の装置や連続成膜装置などが所望に応じて使用できる。

【0021】本発明では、i型半導体層としてシリコン、シリコンゲルマニウム、シリコンカーバイドなどを微結晶化させて用いている。微結晶化成長させるための方法としては、大量の水素で原料ガスを希釈し、大パワーを入れて成膜する方法が用いられることが多い。作製装置の一例を図2に示す。201に示すマイクロ波電源から周波数2.45GHz、パワー20Wから2000Wのマイクロ波を導入する。マイクロ波の周波数は工業周波数である2.45GHzのほか、50MHzから1.5GHzも好適に用いられる。201のマイクロ波電源で発生したマイクロ波は、202に示す導波管を通じて209に示す反応室に導入される。原料ガスであるSiH₄は205に示すラインから導入される。GeH₄、CH₄、H₂などのガスを、206に示すガスラインから導入される。ガスは、ライン205および206から反応室209に導入される。反応室209の中には、SiH₄を5sccmから200sccm、GeH₄を5sccmから500sccm、CH₄を5sccmから1000sccm、H₂を100sccmから3000sccmなどの流量で導入される。203から入射したマイクロ波によって、反応室209内のガスはプラズマ状態となり、204に示す基板上に、シリコン、SiGe、SiCの微結晶化膜が形成できる。分解後のガスは207に示す油拡散ポンプによって排気され、反応室209内の圧力は、10mTorrから500mTorrに保たれる。

【0022】(透明電極)本発明に於て、透明電極102は光を透過する、光入射側の電極であるとともに、その膜厚を最適化する事によって反射防止膜としての役割も兼ねる。透明電極102は半導体層の吸収可能な波長領域において高い透過率を有することと、抵抗率が低いことが要求される。好ましくは、550nmにおける透過率が、80%以上、より好ましくは、85%以上であることが望ましい。また、抵抗率は好ましくは、 $5 \times 10^{-3} \Omega \text{cm}$ 以下、より好ましくは、 $1 \times 10^{-3} \Omega \text{cm}$ 以下であることが望ましい。その材料としては、In₂O₃、SnO₂、ITO(In₂O₃+SnO₂)、ZnO、CdO、Cd₂SnO₄、TiO₂、Ta₂O₅、Bi₂O₃、MoO₃、Na_xWO₃等の導電性酸化物あるいはこれらを混合したものが好適に用いられる。また、これらの化合物に、導電率を変化させる元素(ドーパント)を添加しても良い。

【0023】導電率を変化させる元素(ドーパント)としては、例えば透明電極102がZnOの場合には、Al、In、B、Ga、Si、F等が、またIn₂O₃の場合には、Sn、F、Te、Ti、Sb、Pb等が、また

SnO₂の場合には、F、Sb、P、As、In、Tl、Te、W、Cl、Br、I等が好適に用いられる。

【0024】また、透明電極102の形成方法としては、スプレー法、CVD法、プラズマCVD法、電析法、真空蒸着法、イオン化蒸着法、スパッタリング法、スピノン法、デップ法等が好適に用いられる。

【0025】本発明の光起電力素子を用いることにより、バンドギャップを微結晶のような狭バンドギャップ領域と、非晶質のような広バンドギャップ領域を形成し、入射光スペクトルにあったバンドプロファイルを形成できる。また、クラスター状水素を多くしたり少なくすることが、容易に得ることができる。例えば、クラスター状になった水素を、n/iまたはp/iの界面近傍に集中させることにより、界面での機械的ストレスを緩和し、界面応力による欠陥を減ずることが可能となる。

【0026】クラスター状水素の少ない領域は、例えば、成膜速度を小さくすることにより形成することができる。このような方法により緻密な非単結晶半導体を形成することができる。クラスター状水素は、非単結晶半導体中のボイドに水素がトラップされることなどにより形成される。シランガスなどの原料ガスを加熱して供給し、原料ガスに振動回転エネルギー等を付加することによっても、このようなクラスター状水素の少ない非単結晶半導体を形成することができる。また、水素プラズマ処理のように、薄膜形成中にイオンや水素励起種を表面に照射することにより、クラスター状水素の少ない非単結晶半導体を形成することができる。また、窒素などの不純物をドーピングし、ネットワーク中のエネルギーの状態を変化させることによりクラスター状水素を少なくすることも可能である。微結晶シリコン層の空隙率/結晶化率の測定は断面TEM、X線回折、ラマン散乱測定で行っている。特に、半導体膜の層厚方向の結晶化率は多波長分散型エリブソメトリー（ソープラ社MOSS-ES4G）にて成膜しながら測定した。多波長分光エリブソメトリーは回転偏光子型を用い、波長領域250nmから850nm迄走査した。入射光角は75度で有った。こうして得られた $\tan\psi$ と $\cos\Delta$ のスペクトルは予め測定されて有ったアモルファス・シリコン・スペクトルと結晶シリコン・スペクトルを複素屈折率合成に関するBRUGGEMANの公式（D. A. G. BRUGGEMAN, Ann. Phys. (Leipzig) 24, 636 (1935)）に従ってアモルファス・シリコンと結晶シリコンの体積比を任意に定めてスペクトル合成を行い、測定スペクトルと最も良く一致した時の体積混合比を持って結晶化率を定義した。

【0027】導電型半導体層（p型半導体層あるいはn型半導体層）と、ドーピングしてない微結晶シリコン層の間にアモルファス層を有することを特徴とする光起電力素子を用いることにより太陽光の広い波長領域にわたって光を収集することができる。

【0028】微結晶シリコン層に $\mu c-SiGe$ を用い該SiGe層内のGe量が堆積膜厚が増えるに従い徐々に減少することを特徴とする光起電力素子を用いることにより、該SiGe層上に形成する半導体層との界面におけるキャリアの移動度を向上させることができる。

【0029】微結晶シリコン層に $\mu c-SiGe$ を用い該SiGe層内のGe量が堆積膜厚が増えるに従い徐々に増加することを特徴とする光起電力素子を用いることにより、バルク領域でのキャリアの移動度を向上させることができる。なお、Ge量の増減を適宜調整することにより、所望の特性の光起電力素子を得ることができる。

【0030】微結晶シリコン層に $\mu c-SiC$ を用い該SiC層内のC量が堆積膜厚が増えるに従い徐々に増加することを特徴とする光起電力素子をスタック型セルのトップ層に用いることにより、波長の長い光成分も有効に収集することができる。

【0031】p型半導体層あるいは、n型半導体層のドーピング量が変化することを特徴とする光起電力素子を形成することにより膜の深さ方向に対してキャリアの蓄積が少ない光起電力素子を形成することができる。

【0032】微結晶シリコン層の堆積の際に、原料ガス流量の増減を繰り返すことを特徴とする光起電力素子を用いることにより、微結晶相界面の非晶質相の界面単位を大幅に減ずることができた。

【0033】微結晶シリコン層にフッ素を0.1atom%から40atom%添加することを特徴とする光起電力素子を用いれば、光が届きにくい光生成層の基板側でも高移動度とすることができ、キャリアが蓄積することなく流れ、効率の良い流れを形成することができる。

【0034】微結晶シリコン層の内部の結晶の配向性が層の深さ方向で変化していることを特徴とする光起電力素子により、移動度が高く、p/i界面での欠陥を減ずることができた。これは、n型半導体層の界面では移動度の高い(100)配向が中心であり、結晶粒が大きくなるのに対して、p/i界面では(111)配向とすることにより、p層の成長を良好にしている。

【0035】微結晶シリコン層の内部の結晶の配向性が層の深さ方向で変化していることを特徴とする光起電力素子では、結晶粒の周りの水素量が5atom%以上になり、シリコン未結合手を終端しているため粒界での移動度が向上する。

【0036】さらに、セルのn型層の上に微結晶層を形成する際には界面の方にはn型層と同じ相の微結晶層を形成することにより、n型半導体層/微結晶i型半導体層界面の欠陥を減ずることができる。

【0037】

【実施例】〈実施例1〉5cm×5cm×0.8mmのSUS304を支持体として適用した本発明に基づく実

施例を示す。支持体に用いたSUS304は熱圧延後、酸洗を硝酸(5vol%)で行い、その後バフ研磨を行ったものである。支持体のSUS304の片側の表面はバフ研磨によって鏡面処理されており、その鏡面側に裏面電極(金属層)として、抵抗加熱によるEB蒸着法で厚さ1000Åのアルミニウム層を堆積した。堆積速さ20Å/sとした。

【0038】裏面電極の上の透明導電層は、酸化亜鉛をターゲットとするDCスパッタリング法により作製した。酸化亜鉛をスパッタする際には、Arガスをを用い圧力8mTorr、直流電力2kWで行った。酸化亜鉛の堆積前に、シャッターを閉じ基板表面に酸化亜鉛が堆積しないようにして、15分間放電させて酸化亜鉛ターゲット表面のクリーニングを行った。その後、シャッターを30分間開けて酸化亜鉛薄膜を形成した。

【0039】酸化亜鉛薄膜形成後、支持体を高周波プラズマCVD法によりn型半導体層を形成した。このとき、高周波電力200W、圧力2Torrとし、原料ガスとして、SiH₄を200sccm、Si₂H₆を30sccm、H₂で20ppmに希釈したPH₃ガスを0.5sccm用いた。

【0040】その後、i型半導体層を形成した。i型半導体層の形成には、RFプラズマCVD装置を用いて、原料ガスとしてSiH₄を流量100sccm、CH₄を流量1000sccm、H₂を流量2000sccm用いた。また、基板温度300℃、反応室圧力400mTorr、rfパワー10kWとした。作製中は、SiF₄を図3のSC-1、SC-2、SC-3、SC-4、*
表1 SiF₄による光電変換効率変化

	光電変換効率 [%]	開放電圧 [V]	短絡電流密度 [mA/cm ²]	曲線因子
SC-1	7.17	0.45	24.5	0.65
SC-2	7.68	0.48	24.6	0.65
SC-3	7.80	0.48	25.0	0.65
SC-4	6.80	0.45	24.0	0.63
SC-5	6.30	0.90	10.0	0.70

【0046】その結果、SiF₄量をp/i界面で低くし、n/i界面で多くした(SC-3)がもっとも特性が良いことが明らかとなった。逆に、SiF₄量が均一である(SC-4)、(SC-5)は光電変換効率が劣っていた。

【0047】〈実施例2〉微結晶シリコン層以外の作製条件は、実施例1と同じ条件で試料を作成した。微結晶シリコン層にはマイクロ波プラズマCVD法を用い、マイクロ波パワー200W、圧力26mTorr、基板温度300℃、SiH₄流量50sccmとした。また、※

* SC-5にしめすような時間プロファイルで反応室に導入した。

【0041】この時、SiF₄の流量が増すに従って、結晶化率は増大していた。例えば、SiH₄の流量が0の時には10%であり、800sccmの時には60%であった。

【0042】i型半導体層形成後、高周波プラズマCVD法によって、p型半導体層を形成した。このとき、電源には、工業周波数13.56MHzを用い、電力500W、基板温度200℃とした。また、原料ガスとして、SiH₄を20sccm、H₂で60ppmに希釈したBF₃を0.5sccm用い、圧力1.5Torrでp型半導体層を形成した。

【0043】その後、抵抗加熱方式の真空蒸着によりITO膜を厚さ650Å形成し、透明電極とした。このとき、真空容器内は酸素雰囲気とし、圧力3mTorr、温度200℃とした。さらに、透明電極の上に集電電極として、EB蒸着法によって、Tiを300Å堆積したあと、Cuを4000Å堆積した。以上のようにして作製した太陽電池を(SC-1)~(SC-5)とする。

【0044】これらの太陽電池について、光電変換効率を測定した。測定は、スペクトルAM1.5、光強度100mW/cm²の光を照射できるソーラーシミュレーターを用い、試料の温度を25℃に保持して行なった。また、開放電圧、短絡電流、曲線因子も測定した。結果を表1に示す。

【0045】

【表1】

※その際、原料ガスとしてGeH₄も用い、その流量を表2のSC-6、SC-7に示すように変化させた。その後、p型半導体層、透明電極、集電電極を実施例1と同様の条件で作製した。このようにして作成した資料を(SC-6)、(SC-7)とする。

【0048】また、各条件における微結晶シリコン層中の結晶化率を測定した結果を括弧内に示す。

【0049】

【表2】

11
表2 GeH₄ 流量

12

	0~10 分	10~20分	20~30 分
SC-6のGeH ₄ 量 [sccm]	20 (10)	30 (20)	40 (30)
SC-7のGeH ₄ 量 [sccm]	40 (30)	60 (40)	80 (55)
SC-8のGeH ₄ 量 [sccm]	100 (65)	100 (65)	100 (65)

【0050】〈比較例1〉微結晶シリコン層のGeH₄流量を一定にしたこと以外は実施例2と同じ条件で試料(SC-8)を作製した。このときの条件は表2のSC-8に示す通りである。

*て、タイムオブフライトでi型半導体層の移動度を測定した結果及び光電変換効率を測定した結果を表3に示す。

10 【0052】

【0051】実施例2と比較例1で作製した試料について*
表3 移動度と光電変換効率

【表3】

	移動度 [相対値]	光電変換効率 [%]	開放電圧 [V]	短絡電流密度 [mA/cm ²]	曲線因子
SC-6	1.1	7.80	0.42	32.0	0.58
SC-7	1.2	9.10	0.38	38.0	0.63
SC-8	1.0	6.98	0.33	42.3	0.50

【0053】表3に示すように、GeH₄量をグレーデッドに変化させることにより移動度が向上しており、これに伴い変換効率も向上している。これは、p/i界面での結晶粒径が小さくなることに伴い、p/i界面での欠陥が減少したためと考えられる。また、表3のすべての試料について、良好な短絡電流密度が得られた。これは、GeH₄の添加によって、結晶粒径が大きくなったためと考えられる。

【0054】〈実施例3〉実質的に真性である微結晶性シリコンの結晶化の条件を変えて太陽電池(SC-9)の作製を行った。まず、ステンレス基板上に、プラズマCVD法によりSiH₄/H₂ガス比率1/30の混合ガスを導入し、基板温度300℃、RFパワーを200Wから400Wで膜厚100nmの微結晶シリコン膜を形成した。この微結晶シリコン膜を波長280nmのUV反射光強度で測定したところ、結晶化率は0.20であった。その測定方法は以下の通りである。

【0055】重水素ランプから出た紫外線を入射角5°でシリコン膜に入射させ、その反射光強度を分光器で測定すると、結晶シリコンに特有のE₂バンド(バンドギャップ4.31eV)の吸収により、波長280nmに反射光のピークが観察される。このピークの高さは、シリコン膜表面において結晶粒子が占める面積の割合、すなわち結晶化率に比例するので、予め測定した結晶化率1.0の多結晶シリコン膜のピーク高さと比較することによって、その膜の結晶化率を求めることができる。 ※

※【0056】上記のようにして求めた結晶化率は、透過電子顕微鏡観察により求めた微結晶シリコン膜中に存在する結晶粒子の面積比率、にはほぼ一致していた。また、上記微結晶半導体膜は、X線回折によると、結晶を示す方位のピーク強度が得られたが、多結晶膜に比較すれば強度が弱かった。さらに、ラマン分光によると、ラマンシフト520cm⁻¹付近にピークが見られ、非晶質の場合の480cm⁻¹付近とは異なっていた。

【0057】次に、基板上に形成された微結晶シリコン膜に、イオン注入装置を用いて、シリコンイオンと水素イオンを含むプラズマ源からのイオンを加速して、シリコンイオンと水素イオンを同時に注入した。その注入条件は、水素希釈の5%SiH₄ガスを導入し、プラズマ形成のためのRFパワーは200W、プラズマ中のイオンの加速電圧は100kV、イオン電流密度は10μA/cm²、注入時の基板温度は350℃で行った。この条件で13分間注入した場合、シリコンイオンと水素イオンの全イオン注入量は、約5×10¹⁶個/cm²である。

【0058】注入時間を変えることにより全イオン注入量を変えたシリコン半導体膜について、結晶化率を測定した結果を、表4のSC-9-1、SC-9-2、SC-9-3に示す。結晶化率の測定は、イオン注入前の測定と同様に行った。

【0059】

【表4】

表4 イオン注入量と結晶化率

	イオン注入量 $\times 10^{18}$ [cm ⁻²]	深さ [Å]	結晶化率 [%]	短絡電流密度 [mA/cm ²]
SC-9-1	5	500	50	7.5
		2000	70	
		4000	70	
		6000	70	
		8000	70	
		10000	40	
		12000	20	
		12500	10	
SC-9-2	6	500	60	8
		2000	80	
		4000	80	
		6000	85	
		8000	90	
		10000	80	
		12000	50	
		12500	20	
SC-9-3	7	500	60	7.3
		2000	80	
		4000	80	
		6000	85	
		8000	90	
		10000	70	
		12000	50	
		12500	10	

【0060】アモルファスシリコン膜に対してイオン注入を行うと、条件によっては結晶化が進み、微結晶シリコン膜にあることが知られている。

【0061】微結晶シリコン膜の代わりにアモルファスシリコン膜を作製し、以下同様にイオン注入して作製したシリコン半導体膜について、結晶化率を測定した結果は5%以下であった。

【0062】なお、アモルファスシリコン膜の作製は、プラズマCVD法でSiH₄/H₂比率が2/3のガスを用い、基板温度250℃、RFパワー50Wで行った。

【0063】初期の膜がアモルファスシリコン膜である場合に比べて、初期の膜が微結晶シリコン膜である場合の方が少量のイオン注入で所望の微結晶シリコン膜が得られる。例えば、結晶化率0.5の微結晶シリコン膜を得るためには、アモルファスシリコン膜の場合、全イオン注入量は少なくとも 3.2×10^{17} 個/cm²以上必要である。このように多量の注入を行うには、通常の注入条件であるイオン電流密度 $10 \mu\text{A}/\text{cm}^2$ (6.2 *

* 5×10^{13} 個/cm²・sec)で行った場合、約85分も要する。一方、微結晶シリコン膜の場合には、 6×10^{16} 個/cm²のイオン注入量で結晶化率0.5を得ることができ、注入時間を約8分30秒に短縮できる。さらに、実施例のように、パワーを変化させた系では、p-i界面で結晶化率が減少しており、短絡電流密度は結晶化率が最も減少してしていた(SC-9-3)が最も良かった。

【0064】〈実施例4〉実施例1とはi型半導体層のみ作成法を違えて太陽電池(SC-10)を作成した。i型半導体層は、プラズマCVD法により、RFパワー400W、基板温度250℃で膜厚100nmの微結晶シリコンカーバイド膜を形成することによって作成した。このとき、SiH₄、SiF₄、水素およびCH₄を成膜ガスとして用い、表5のような作製条件とした。

【0065】

【表5】

15
表5 成膜ガス

16

	SiF ₄ [sccm]	CH ₄ [sccm]	SiH ₄ [sccm]	H ₂ [sccm]
SC-10-1	0	20	100	100
SC-10-2	20	20	100	100
SC-10-3	40	20	100	100
SC-10-4	60	20	100	100
SC-10-5	80	20	100	100
SC-10-6	100	20	100	100
SC-10-7	120	20	100	100
SC-10-8	140	20	100	100
SC-10-9	160	20	100	100
SC-10-10	180	20	100	100
SC-10-11	200	20	100	100
SC-10-12	100	40	100	100
SC-10-13	100	60	100	100
SC-10-14	100	80	100	100
SC-10-15	100	100	100	100
SC-10-16	100	120	100	100
SC-10-17	100	140	100	100
SC-10-18	100	160	100	100
SC-10-19	100	180	100	100
SC-10-20	100	200	100	100

【0066】表5のような条件で形成した微結晶薄膜に関して、成膜中の微結晶化率と堆積時間との関係を多波長分散型エリブソメトリーにより測定した。結果を図4に示す。

【0067】微結晶シリコンカーバイドの成膜初期の方が結晶化率が高く、p/i界面の近傍では結晶化率は低下していた。特に、X線回折測定によって実施例の試料の配向性を調べたところ、(SC-10-1)では(100)配向が主となっており、(SC-10-2)では(110)配向が主となっていた。このことから、n/i界面近傍では(100)配向が主となっていることがわかった。実施例4の太陽電池は、変換効率が高く、特にスタックセルのトップセルに用いたところ高い変換効率が得られた。

【0068】

【発明の効果】本発明によれば、光電変換効率が高く、短絡電流密度、曲線因子の優れた太陽電池を得ることができる。

【図面の簡単な説明】

【図1】本発明にかかる光起電力素子の一例を示す模式的な概略断面図。

【図2】本発明で用いられる成膜装置の一例を示す模式図。

*【図3】実施例1における原料ガス中のSiF₄量の時間プロファイルを示す図。

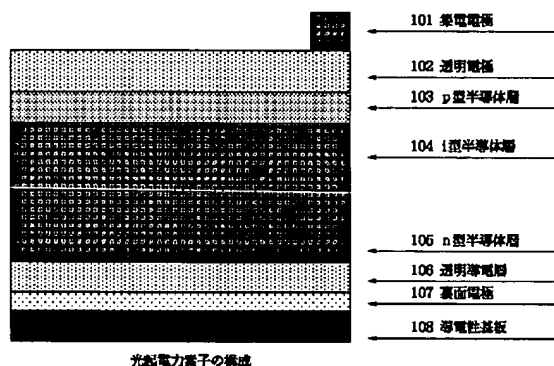
【図4】実施例4における堆積時間と結晶化率の関係を示す図。

【符号の説明】

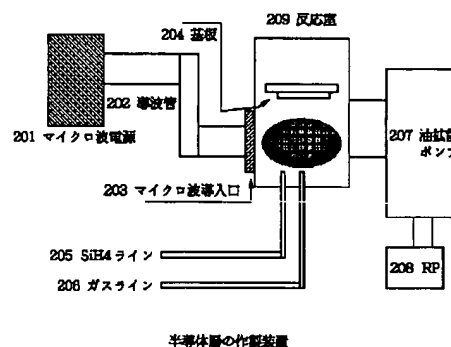
- 101 集電電極
- 102 透明電極
- 103 p型半導体層
- 104 i型半導体層
- 105 n型半導体層
- 106 透明導電層
- 107 裏面電極
- 108 導電性基板
- 201 マイクロ波電源
- 202 導波管
- 203 マイクロ波導入口
- 204 基板
- 205 SiH₄ライン
- 206 ガスライン
- 207 油拡散ポンプ
- 208 RP
- 209 反応室

*

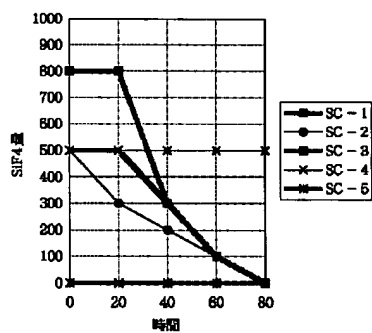
【図1】



【図2】



【図3】



【図4】

